

# VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

Fakulta informačních technologií

Autor: Tomáš Válek, [xvalek02@stud.fit.vutbr.cz](mailto:xvalek02@stud.fit.vutbr.cz)

Login: xvalek02

Datum: 21.listopadu 2012

# Obsah

<b>1 Úvod do rozhraní I<sup>2</sup>C (IIC)</b>	<b>1</b>
<b>2 Popis funkčnosti</b>	<b>2</b>
2.1 Řízení komunikace	2
2.1.1 Zahájení komunikace	2
2.1.2 Ukončení komunikace	2
2.1.3 Adresování	2
2.1.4 Přenos dat	2
<b>3 Implementace</b>	<b>2</b>
3.1 Konečný automat	3
3.2 IIC	3
3.2.1 Vyhledávání zařízení	3
3.2.2 Odesílání dat	3
3.2.3 Příjem dat	3
3.3 Periferie	3
3.3.1 LCD	3
3.3.2 Klávesnice	3
3.4 Přehled registrů	4
<b>4 Přehled přenosových rychlostí</b>	<b>4</b>
<b>5 Závěr</b>	<b>4</b>

# 1 Úvod do rozhraní I<sup>2</sup>C (IIC)

Jedná se o poloduplexní<sup>1</sup> synchronní<sup>2</sup> sériovou sběrnici. Na tuto sběrnici mohou být připojena všechna zařízení, která zvládnou protokol sběrnice. Připojená zařízení rozdělujeme na řídicí (Master) a řízené (Slave). Master zahajuje a ukončuje komunikaci a zároveň generuje hodinový signál SCL. Slave je zařízení, které můžeme adresovat masterem.

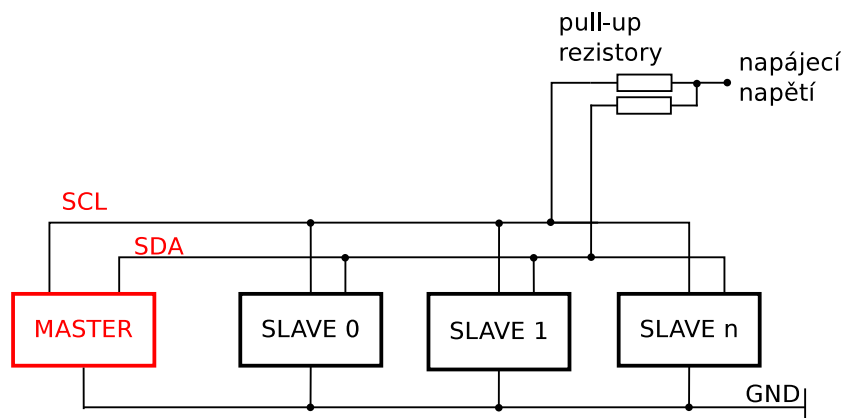
Oba signálové vodiče musí být připojený přes pull-up rezistory (cca 1,5kOhm) na napájecí napětí. Pokud se zařízení od sběrnice odpojí, tak tyto dva pull-up rezistory udrží napětí na obou signálových vodičích na úrovni logické jedničky, což je normou stanovený klidový stav.

Popis vodičů:

**SDA** -serial data

**SCL** -serial clock

**GND** -společná zem



Obrázek 1: Propojení n uzlů pomocí sběrnice IIC.

<sup>1</sup> také označovanou jako half-duplex - v jeden okamžik může vysílat pouze jedno zařízení a libovolný počet zařízení může přijímat

<sup>2</sup> master i slave mají společný hodinový signál, data se přenášejí synchronně

## 2 Popis funkčnosti

### 2.1 Řízení komunikace

Celou sběrnici řídí zařízení typu master. V jednu chvíli může pracovat jako master pouze jedno zařízení<sup>3</sup>. Tudíž nemůže nastat kolize. Veškerá komunikace je deterministická, můžeme zaručit dobu odezvy.

Zařízení slave nemůže sběrnici jinak ovládat ani zažádat o přenos.

#### 2.1.1 Zahájení komunikace

Zahajuje master za klidového stavu na vodičích SDA a SCL a to tak, že sníží vodič SDA do logické 0. Tento stav se také označuje jako „Start Condition“<sup>4</sup>.

#### 2.1.2 Ukončení komunikace

Ukončení provádí opět master a to tak, že SDA přejde z logické 0 do logické 1 při SCL v logické 1. Tento stav se také označuje jako „Stop Condition“<sup>5</sup>.

#### 2.1.3 Adresování

Každé zařízení připojené na IIC sběrnici má 7 bitovou či speciální 10 bitovou adresu - zabývat se jí dále již nebudeme. Nelze ovšem využít všech 128 adres, protože některé adresy jsou určeny pro speciální účely. Posledním bitem se určuje, zda bude zařízení číst nebo zapisovat. Tedy pokud by jsme chtěli přenést data od zařízení slave do mastera, musí se přehodit poslední bit, který se přenáší společně s adresou.

Po start bitu zahájí master přenos adresy. Každý slave porovná adresu na sběrnici se svou adresou. Slave jenž je adresován(adresa na sběrnici se shoduje s adresou slave) pošle ACK<sup>6</sup>. Pokud master v devátém cyklu hodin zaznamená příjem logické 0, znamená to, že slave existuje. Pokud master nezaznamená ACK, slave neexistuje nebo je od sběrnice odpojen, master ukončí vysílání stop bitem.

#### 2.1.4 Přenos dat

Po úspěšném adresování master vyšle na SDA 8 bitů ve směru od MSB po LSB a čeká na potvrzení ACK od zařízení typu slave.

## 3 Implementace

Je možná dvěma způsoby:

- aktivní čekání - jednoduché, ale blokující, dále se jím nebudeme zabývat
- pomocí přerušení - komplikovanější, neblokující, nutno použít konečný automat a zajistit odpovídající akci při příchozím přerušení

---

<sup>3</sup>avšak připojených masterů může být více

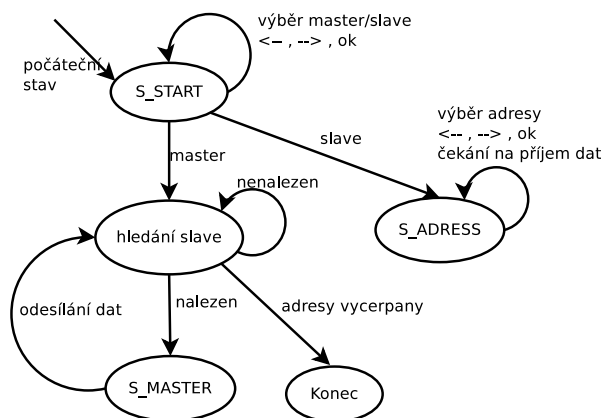
<sup>4</sup>někdy také start bit

<sup>5</sup>někdy také stop bit

<sup>6</sup>acknowledge - potvrzení

## 3.1 Konečný automat

Chování programu při použití konečného automatu:



Obrázek 2: Konečný automat

## 3.2 IIC

### 3.2.1 Vyhledávání zařízení

Nejdříve je vyslán adresový bajt na adresy v rozsahu 1-127. Master pošle adresu na sběrnici a očekává ACK od zařízení typu slave. Na každé zařízení čeká určitý počet hodinových cyklů.

Pokud přijde ACK, může začít s odesíláním dat.

Pokud nepříjde ani jeden ACK, vypíše na LCD displej „Adresy vycerpany“.

### 3.2.2 Odesílání dat

Realizuje master. Každý datový bajt obsahuje ASCII hodnotu malého písmena anglické abecedy. Celkem je vysláno osm datových bajtů.

### 3.2.3 Příjem dat

Je realizován na zařízení typu slave pomocí přerušení. V těle funkce pro obsluhu přerušení se data ukládají do bufferu a jsou ihned posílána na LCD displej.

## 3.3 Periferie

### 3.3.1 LCD

Zobrazování dat je provedeno na LCD display. K inicializaci a správě LCD displeje jsem využil zdrojové kódy ze třetího cvičení předmětu IMP, které jsem následně upravil podle potřeby.

### 3.3.2 Klávesnice

Vstup je zadáván z klávesnice. Aktivní jsou tlačítka doprava, doleva a ok. K inicializaci a správě klávesnice (KBI modulu) jsem využil zdrojové kódy ze třetího cvičení předmětu IMP, které jsem následně upravil podle potřeby.

### 3.4 Přehled registrů

Z pohledu programátora jsou nám přístupné tyto registry:

- řídicí- IICC1, IICC2, IICF
- stavový- IICS
- datový- IICD
- adresový- IICA

## 4 Přehled přenosových rychlostí

Přenosová rychlost	Označení módu
10 Kb/s	low speed mode
100 Kb/s	standard mode
400 Kb/s	fast mode
1 Mb/s	fast mode +
3,4 Mb/s	high speed mode

Tabulka 1: Přehled přenosových rychlostí IIC sběrnice

## 5 Závěr

Nejdříve byly zprovozněny periferie, tzn LCD a klávesnice. Z potřeb IIC, bylo nejdříve implementováno vysílání dat, nejdříve jednoho znaku a po té celého bloku dat<sup>7</sup>. Dále započala implementace příjmu dat na zařízení typu slave způsobem aktivního čekání, což se ukázalo jako nevyhovující. Implementace aktivního čekání byla zahazena a byla implementována metoda příjmu dat na zařízení typu slave pomocí přerušení.

Nakonec byl implementován konečný automat a vyhledávání slave zařízení připojené na IIC sběrnici.

## Reference

- [1] FREESCALE SEMICONDUCTOR, Inc. HCS08 Microcontrollers: MC9S08JM60 MC9S08JM32 Data Sheet. Rev. 3. USA, 2009, 388 s. Dostupné z: [www.freescale.com/files/microcontrollers/doc/.../MC9S08JM60.pdf](http://www.freescale.com/files/microcontrollers/doc/.../MC9S08JM60.pdf)
- [2] STRNADEL, Josef. Synchronní sériová rozhraní: SPI, I2C. Brno, 2010.
- [3] ARENDARIK, Stanislav. How to Use IIC Module on M68HC08, HCS08, and HCS12 MCUs. Rev. 2. Rožnov, Česká republika, 04/2007. Dostupné z: [http://cache.freescale.com/files/microcontrollers/doc/app\\_note/AN3291.pdf](http://cache.freescale.com/files/microcontrollers/doc/app_note/AN3291.pdf)

---

<sup>7</sup>osmi bajtů